

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 09203748
PUBLICATION DATE : 05-08-97

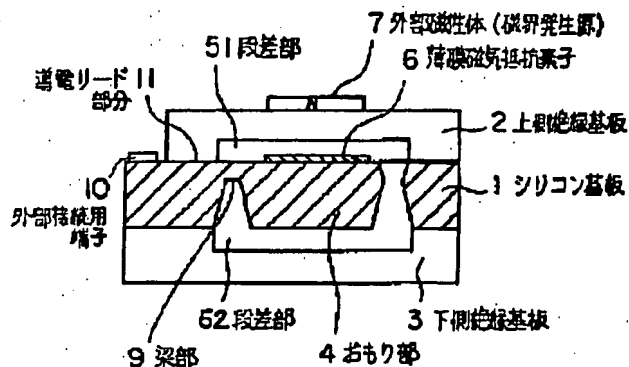
APPLICATION DATE : 29-01-96
APPLICATION NUMBER : 08012461

APPLICANT : TOKIN CORP;

INVENTOR : NEMOTO MICHIO;

INT.CL. : G01P 15/12 H01L 29/84

TITLE : SEMICONDUCTOR ACCELERATION
SENSOR



ABSTRACT : PROBLEM TO BE SOLVED: To enable a processing circuit to be constructed of simple circuits without being affected by floating capacitance by forming a thin-film magnetic resistance element on the planar portion of a weight part, and providing upper and lower insulating substrates with an external magnetic substance used to apply a magnetic field to the element.

SOLUTION: Upper and lower insulating substrates 2, 3 are bonded to the upper and lower surfaces of a silicon substrate 1 on which a weight part 4 and a beam part 9 are formed, and a thin-film magnetic resistance element 6 is formed on the planar portion of the weight part 4. An external magnetic substance 7 used to apply a magnetic field to the element 6 is secured to at least one of the substrates 2, 3. When external acceleration is applied, the weight part 4 is varied in its cross direction, i.e., vertical direction, and the element 6 formed on the planar portion also moves vertically. Therefore, the intensity of the magnetic field received from the external magnetic substance 7 is varied, and this intensity variation is detected as variation of the resistance value of the element 6 itself to calculate the acceleration. Hence a processing circuit can be constructed of simple circuits without being affected by floating capacitance.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-203748

(43) 公開日 平成9年(1997)8月5日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 P 15/12			G 0 1 P 15/12	
H 0 1 L 29/84			H 0 1 L 29/84	Z

審査請求 未請求 請求項の数 3 ○ L (全 4 頁)

(21) 出願番号 特願平8-12461

(22) 出願日 平成8年(1996)1月29日

(71) 出願人 000134257

株式会社トーキン

宮城県仙台市太白区郡山6丁目7番1号

(72) 発明者 根本 道夫

宮城県仙台市太白区郡山6丁目7番1号

株式会社トーキン内

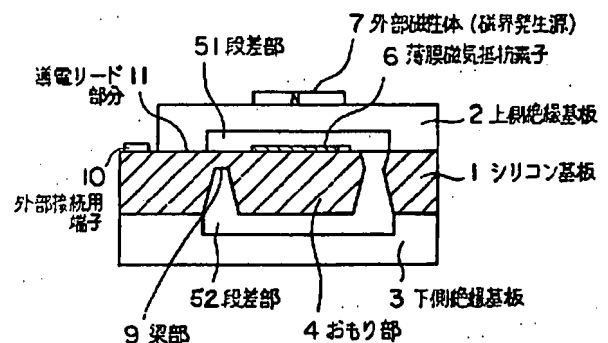
(74) 代理人 弁理士 後藤 洋介 (外3名)

(54) 【発明の名称】 半導体加速度センサ

(57) 【要約】

【課題】 浮遊容量の影響を受けず、処理回路を簡単な回路で実現できる、従って、特性が安定で価格も低価格な半導体加速度センサを提供すること。

【解決手段】 おもり部4と梁部9とが形成されたシリコン基板1の上下面にそれぞれ上側絶縁基板2、下側絶縁基板3が接合され、シリコン基板1のおもり部4の平面部に、ストライプ状の薄膜磁気抵抗素子6が形成されると共に、上側絶縁基板2及び下側絶縁基板3の少なくとも一方に、薄膜磁気抵抗素子6に磁界を印加する外部磁性体7が設けられている。



【特許請求の範囲】

【請求項1】 おもり部と梁部とが形成されたシリコン基板の上下面にそれぞれ上側絶縁基板、下側絶縁基板が接合され、前記シリコン基板のおもり部の平面部に、ストライプ状の薄膜磁気抵抗素子が形成されていると共に、前記上側絶縁基板及び下側絶縁基板の少なくとも一方に、前記薄膜磁気抵抗素子に磁界を印加する外部磁性体が設けられていることを特徴とする半導体加速度センサ。

【請求項2】 請求項1記載の半導体加速度センサにおいて、前記上側絶縁基板及び前記下側絶縁基板において、前記おもり部と対抗する側の平面には所定の段差部分が設けられている一方、前記上側絶縁基板及び前記下側絶縁基板の少なくとも一方の平面部、側面部、その他任意の部位に、磁界発生用の外部磁性体が固定されていることを特徴とする半導体加速度センサ。

【請求項3】 請求項1記載の半導体加速度センサにおいて、前記おもり部及び前記梁部が前記シリコン基板を片面エッチングすることによって形成され、且つ前記シリコン基板の少なくとも片側はフラットであり、該フラット面に前記薄膜磁気抵抗素子が形成されていることを特徴とする半導体加速度センサ。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、自動車の衝突検出、あるいは姿勢制御等の用途に使用される、半導体加速度センサに関し、特に、シリコンダイアフラムと薄膜磁気抵抗素子を有する、磁気作動型の半導体加速度センサに関する。

【0002】

【従来の技術】 かかる従来の半導体加速度センサの一例を図4に示す。

【0003】 この半導体加速度センサのセンサチップは、可動電極（おもり部）4aと梁部9aとが形成されたシリコン基板1aと、その上下に、上側絶縁基板2aと、下側絶縁基板3aとが、静電接合等の手段によって密着接合されている。

【0004】 尚、5a、6aは段差部、9aは梁部、81a、82aは固定電極を示す。

【0005】 印加加速度の検出の原理は、加速度によって、可動電極（おもり部）4aが変位し、それによって、センサ内部の上側及び下側のコンデンサ部の静電容量値が変化し、これを回路（C-Fコンバータ等）によって検出する。

【0006】

【発明が解決しようとする課題】 しかしながら、上述した従来の半導体加速度センサには、センサチップが静電容量式のため、その可動電極（おもり部）及び固定電極部のリード取り出しに、例えば、固定電極からのスルーホール取り出し等浮遊容量の影響を考慮した対策が必要

となるため、センサチップの価格が高価になってしまう問題点がある。

【0007】 また、専用のIC回路基板には、センサチップの静電容量を電圧等へ変換するC-Vコンバータ回路等が一般に使用されるが、この回路は発振回路を含んだ回路系のため、回路構成が複雑で価格も高価であるという問題点もある。

【0008】 本発明の目的は、浮遊容量の影響を受けず、処理回路を簡単な回路で実現できる、従って、特性が安定で価格も低価格な半導体加速度センサを提供することにある。

【0009】

【課題を解決するための手段】 上記の問題点を解決するために、本発明は、浮遊容量の影響を受けず、また検出回路方法も簡単で、しかも検出精度も良好な方式で、価格を安価とする方式としてシリコン基板（おもり部と梁部が形成されている。）と、その基板内のおもり部の面上に形成された薄膜磁気抵抗素子と、絶縁基板上に固定された外部磁性体（磁界発生源）とで構成された、磁気作動型の半導体加速度センサを提供するものである。

【0010】 即ち、本発明によれば、おもり部と梁部とが形成されたシリコン基板の上下面にそれぞれ上側絶縁基板、下側絶縁基板が接合され、前記シリコン基板のおもり部の平面部に、ストライプ状の薄膜磁気抵抗素子が形成されていると共に、前記上側絶縁基板及び下側絶縁基板の少なくとも一方に、前記薄膜磁気抵抗素子に磁界を印加する外部磁性体が設けられていることを特徴とする半導体加速度センサが得られる。

【0011】 また、本発明によれば、前記上側絶縁基板及び前記下側絶縁基板において、前記おもり部と対抗する側の平面には所定の段差部分が設けられている一方、前記上側絶縁基板及び前記下側絶縁基板の少なくとも一方の平面部、側面部、その他任意の部位に、磁界発生用の外部磁性体が固定されていることを特徴とする半導体加速度センサが得られる。

【0012】 更に、本発明によれば、前記おもり部及び前記梁部が前記シリコン基板を片面エッチングすることによって形成され、且つ前記シリコン基板の少なくとも片側はフラットであり、該フラット面に前記薄膜磁気抵抗素子が形成されていることを特徴とする半導体加速度センサが得られる。

【0013】

【作用】 外部加速度が印加されると、シリコン基板のおもり部がその厚み方向、即ち上下方向に変位し、前記おもり部の平面部に形成された薄膜磁気抵抗素子も上下に移動し、従って、その受けている磁界の強度が変化する。この磁界の変化を、薄膜磁気抵抗素子の素子自体の抵抗値の変化として検出し、加速度を検出する。

【0014】

【発明の実施の形態】 本発明の一実施例に係る半導体加

速度センサについて、図面を参照して詳細に説明する。

【0015】本実施例の半導体加速度センサは、図1及び図2に示すように、シリコン基板1を有し、このシリコン基板1には、おもり部4と梁部9が形成され、シリコン基板1の上下には、上側絶縁基板2と下側絶縁基板3とが、静電接合等の手段により精密に接合されている。

【0016】おもり部4の平面部には、Fe-Ni等の材質からなる薄膜磁気抵抗素子6がストライプ形状にて設けられ、その導電リード部分11は、シリコン基板1の一方の平面上に形成され、外部接続用端子10まで導かれる。ここで、薄膜磁気抵抗素子6は、おもり部4の平面内に収まっており、梁部9にはまたがっていない。

【0017】外部加速度が印加されると、おもり部4が、厚み方向に上下へ移動し、薄膜磁気抵抗素子6も全く同様の動きをする。

【0018】上側絶縁基板2及び下側絶縁基板3にて、おもり部4と対抗する近傍の平面部に、所定の段差51及び52が設けられ(約50~100 μ m程度)、この段差51及び52内を、おもり部4が移動する。

【0019】一方、上側絶縁基板2及び下側絶縁基板3には、その外側平面部分、側面部分、その他任意の個所に磁気発生源としての外部磁性体7が固定されている。

【0020】図1及び図2に示した実施例では、外部磁性体7が上側絶縁基板2の外側平面部分に固定されている。この外部磁性体7からは、磁束が発生し、薄膜磁気抵抗素子6の平面部分で、ストライプ長手方向と略直交するような方向に磁束が印加される。このように、直交するような方向に磁束を印加することが、磁気抵抗素子6の検出感度の面で、最も効率が良い配置である。即ち、抵抗値の変化量を最も大きく取れる配置となるからである。

【0021】一般に、薄膜磁気抵抗素子6は、磁束が印加される強度が大となるにつれて、抵抗値がマイナス方向にシフトする特性を示す。従って、図1及び図2に示すような各部品配置においては、おもり部4が上側に変位すると、薄膜磁気抵抗素子6が受ける磁束の強度は増加方向に変化する。従って、図3に示す薄膜磁気抵抗素子の抵抗値対印加磁場の特性図から明らかなように、素子自体の抵抗値は減少方向に変化する。

【0022】薄膜磁気抵抗素子6は、図示しない後段の処理回路に接続されており、コンパレータ等の判別回路によって、所定の抵抗値にて、検知出力を出すことが可能であり、これによって所定の加速度を検知できる。

【0023】本実施例の半導体加速度センサでは、おも

り部4の変位の検出を薄膜磁気抵抗素子6を利用した磁気作動型の方式としたので、従来の静電容量式の半導体加速度センサと異なり、浮遊容量の影響を殆ど受けない。

【0024】また、本実施例の半導体加速度センサの場合、検出する物理量は抵抗値の変化であるため、比較的簡単な直流増幅回路が使用可能であり、処理回路の価格が安価で済む。

【0025】

【発明の効果】以上説明したように、本発明の半導体加速度センサにおいては、おもり部の変位の検出を薄膜磁気抵抗素子を利用した磁気作動型の方式としたので、従来の静電容量式のものと異なり、浮遊容量の影響を殆ど受けない。

【0026】また、検出する物理量が抵抗値の変化であるため、比較的簡単な直流増幅回路を使用可能であり、処理回路の価格が安価で済む。

【0027】従って、本発明によれば、浮遊容量の影響を殆ど受けず、特性が安定であり、しかも、処理回路が簡単な回路で実現でき、従って、特性が安定であって、価格も低価格な半導体加速度センサを提供できる。

【図面の簡単な説明】

【図1】本発明の一実施例に係る半導体加速度センサの断面図である。

【図2】図1に示した半導体加速度センサの要部の斜視図である。

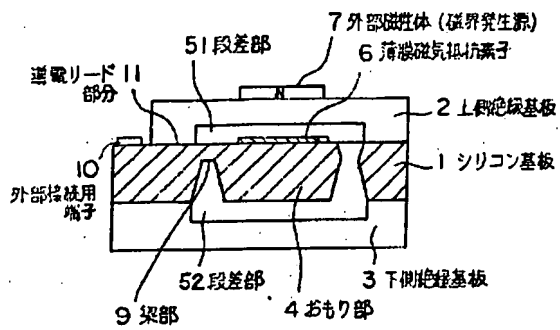
【図3】磁気抵抗素子の抵抗値対磁界強度特性を示す図である。

【図4】従来の半導体加速度センサの一例を示す図である。

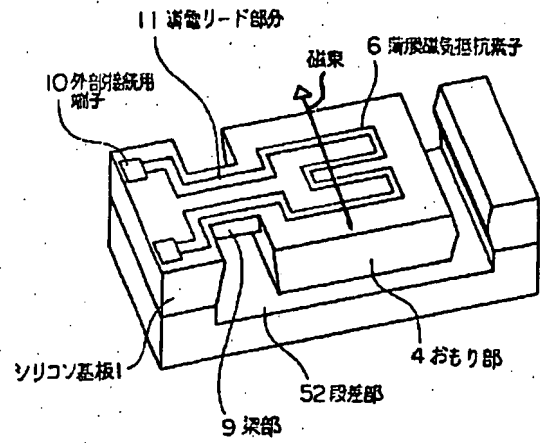
【符号の説明】

1, 1a	シリコン基板
2, 2a	上側絶縁基板
3, 3a	下側絶縁基板
4	おもり部
4a	可動電極部
5a, 6a, 51, 52	段差部
6	薄膜磁気抵抗素子
7	外部磁性体(磁界発生源)
9, 9a	梁部
10	外部接続用端子
11	導電リード部分
81a, 82a	固定電極

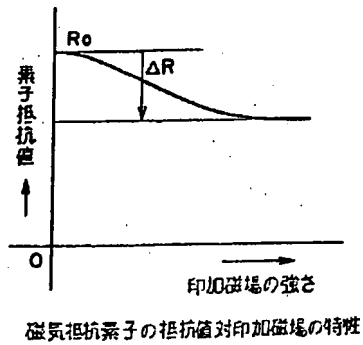
【図1】



【図2】



【図3】



【図4】

